



- Legenda**
- AR PWNICAR-1.1/Proc. 001/Magistrala B
ESN DALI 1Linia 1 (20 z 64)
 - AS PWNICAR-1.1/Proc. 001/Magistrala B
ESN DALI 1Linia 2 (19 z 64)
 - AT PWNICAR-1.1/Proc. 001/Magistrala B
ESN DALI 1Linia 1 (18 z 64)
 - AU PWNICAR-1.1/Proc. 001/Magistrala B
ESN DALI 1Linia 1 (18 z 64)
 - AV PWNICAR-1.1/Proc. 001/Magistrala B
ESN DALI 1Linia 2 (37 z 64)
 - SV Serwer oświetleniowy (1)
 - OP Procesor oświetleniowy (BACnet) (1)
 - DI Interfejs DALI (3)
 - EL Regulator łazowy (1)
 - MT Moduł przekaznikowy (2)

Nazwa projektu: Pałac Krasinskich
Lokalizacja:
Warszawa

Autor: Tomasz Wilczyński

Nazwa pliku:
2017-03-30_Palac_Krasinskich_1232-v10.0.lrd

Wersja dokumentu: 1.0

Data: 04-04-2017
Strona: 32

PWNICA